



УДК 621.317.7.023

РАЗРАБОТКА И ОПИСАНИЕ СТРУКТУРНОЙ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ ИЗМЕРИТЕЛЯ МОЩНОСТИ ВЫСОКОЧАСТОТНОГО СИГНАЛА

А.Е. Резниченко, А.В. Можяев, И.А. Огородников

Южно-Российский государственный политехнический университет (НПИ) имени М.И. Платова,
г. Новочеркасск

В данной статье рассматривается разработка и описание структурной электрической схемы измерителя мощности высокочастотного сигнала. Измеритель мощности высокочастотного сигнала может использоваться для анализа радиочастотной обстановки с целью определения ее соответствия нормам и требованиям, а также для проверки эффективности работы беспроводных каналов связи. Представленная структурная схема предлагает устройство измерения и оцифровки результатов для последующей передачи этих данных на другие устройства

Ключевые слова: высокочастотный сигнал, структурная схема, измеритель мощности сигнала, беспроводные каналы связи

DEVELOPMENT AND DESCRIPTION OF THE STRUCTURAL ELECTRICAL CIRCUIT OF THE HIGH-FREQUENCY SIGNAL POWER METER

A.E. Reznichenko, A.V. Mozhaev, I.A. Ogorodnikov

Platov South-Russian State Polytechnic University (NPI), Novocherkassk

This article discusses the development and description of the structural electrical circuit of the high-frequency signal power meter. The high-frequency signal power meter can be used to analyze the radio frequency environment in order to determine its compliance with standards and requirements, as well as to check the efficiency of wireless communication channels. The presented block diagram proposes a device for measuring and digitizing the results for subsequent transfer of this data to other devices

Keywords: high-frequency signal, block diagram, signal power meter, wireless communication channels

Структурная электрическая схема измерителя мощности высокочастотного сигнала приведена на рисунке 1.

Она включает в себя следующие основные блоки:

- Измеряемый сигнал ИС;
- детектор Д;
- блок усиления БУ;
- аналого-цифровой преобразователь АЦП;
- источник опорного напряжения ИОН;
- микроконтроллер МК;
- *flash* память П;
- клавиатура К;
- индикатор ИНД;
- формирователь интерфейса ФИ;
- блок питания БП.

Исследуемый сигнал поступает на детектор, где преобразуется в постоянный по квадратичному закону. Блок усиления БУ производит усиление сигнала до уровня, который необходимо обеспечить на входе АЦП.

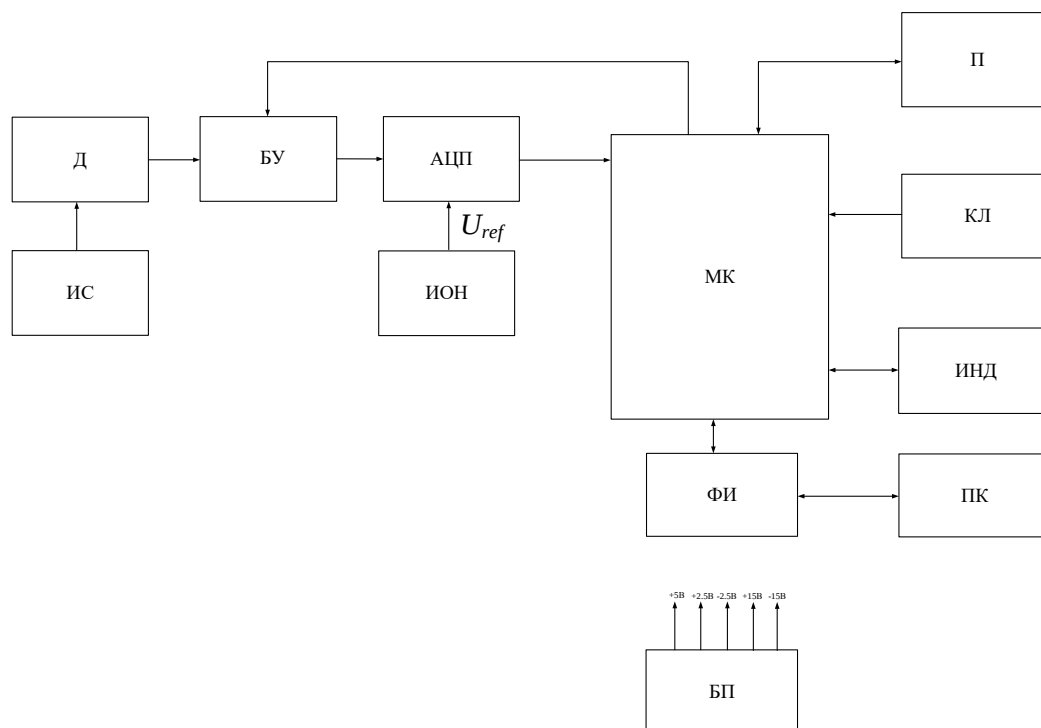


Рис. 1 – Структурная электрическая схема функционального измерителя мощности

Блок формирования опорного напряжения формирует опорное напряжение U_{ref} для АЦП. Обработка измеренного сигнала осуществляется с помощью микроконтроллера МК.

Для хранения результатов испытаний образца используется запоминающее устройство П (flash-память), для сопряжения с персональным компьютером ПК – формирователь интерфейса ФИ.

Индикатор ИД служит для отображения текущей информации.

БП формирует напряжения питания для работы всего устройства.